

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Appl. No. 09/604,097
Doc. Ref. AD39

SEMICONDUCTOR LASER AND ITS MANUFACTURE

Patent Number: JP5343802
Publication date: 1993-12-24
Inventor(s): YAMAUCHI TATSUO; others: 02
Applicant(s): ROHM CO LTD
Requested Patent: ☐ JP5343802
Application Number: JP19920151947 19920611
Priority Number(s):
IPC Classification: H01S3/18
EC Classification:
Equivalents:

Abstract

PURPOSE: To increase the light-emitting efficiency of a laser and to reduce the threshold value and the operating current of the laser by a method wherein an effective stripe width in an active layer is made narrow.

CONSTITUTION: A lower clad layer 3 of a first conductivity type, an active layer 4, a first upper clad layer 5 of a second conductivity type, and a second upper clad layer 6 of the first conductivity type are formed on a semiconductor substrate 1. A stop layer 7 of the first conductivity type having stripe grooves is formed on the second upper clad layer 6. A third clad layer 10 of the second conductivity type is formed on the stop layer 7 and inside the stripe groove; in addition, a cap layer 11 is formed on the third upper clad layer.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-343802

(43) 公開日 平成5年(1993)12月24日

(51) IntCl.⁵

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 S 3/18

審査請求 未請求 請求項の数 2 (全 4 頁)

(21) 出願番号 特願平4-151947

(22) 出願日 平成4年(1992)6月11日

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72) 発明者 山内 達夫

京都市右京区西院溝崎町21番地 ローム株式会社内

(72) 発明者 尺田 幸男

京都市右京区西院溝崎町21番地 ローム株式会社内

(72) 発明者 虫上 雅人

京都市右京区西院溝崎町21番地 ローム株式会社内

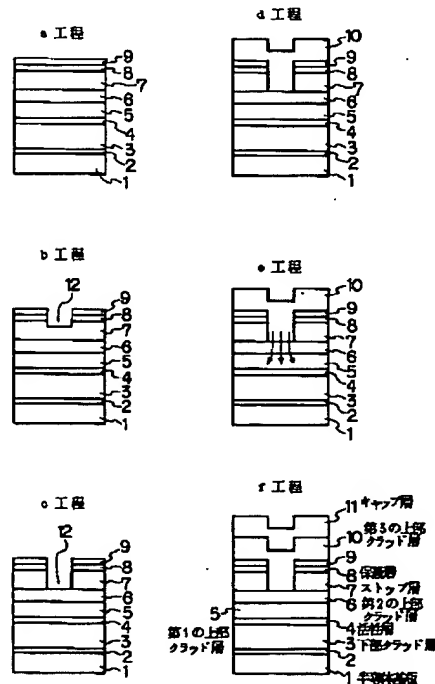
(74) 代理人 弁理士 朝日奈 宗太 (外2名)

(54) 【発明の名称】 半導体レーザおよびその製法

(57) 【要約】

【目的】 活性層における実効的ストライプ幅を狭くして、レーザの発光効率を上げるとともにしきい値および動作電流を低減させることができる半導体レーザを提供する。

【構成】 半導体基板1上に第1導電型の下部クラッド層3および活性層4、第2導電型の第1の上部クラッド層5、第1導電型の第2の上部クラッド層6が設けられている。また、第2の上部クラッド層上にはストライプ溝が形成された第1導電型のストップ層7が設けられている。そして、前記ストップ層の上および前記ストライプ溝内には第2導電型の第3の上部クラッド層10が設けられており、さらに該第3の上部クラッド層上にはキャップ層11が設けられている。



【特許請求の範囲】

【請求項1】 半導体基板上に第1導電型の下部クラッド層、活性層、第2導電型の第1の上部クラッド層および第1導電型の第2の上部クラッド層が設けられており、第2の上部クラッド層上にはストライプ溝が形成された第1導電型のストップ層が設けられており、該ストップ層上および前記ストライプ溝内には第2導電型の第3の上部クラッド層が設けられており、さらに第3の上部クラッド層上にはキャップ層が設けられてなることを特徴とする半導体レーザ。

【請求項2】 (a) 半導体基板の表面に第1導電型の下部クラッド層、活性層、第2導電型の第1の上部クラッド層、第1導電型の第2の上部クラッド層、ストップ層が順次積層される第1の成長工程、

(b) 前記積層された半導体基板の表面からエッチングされ、前記ストップ層にストライプ溝が形成される工程、

(c) 前記ストライプ溝が形成されたストップ層により露出した第2の上部クラッド層および前記ストップ層上に第2導電型の第3の上部クラッド層が設けられる工程、

(d) 第3の上部クラッド層が設けられた半導体基板を加熱して、第3の上部クラッド層中のドーパントが第1の上部クラッド層中へ熱拡散される工程、および

(e) 第3の上部クラッド層上にキャップ層が設けられる工程からなることを特徴とする半導体レーザの製法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体レーザおよびその製法に関する。さらに詳しくは、活性層における実効的ストライプ幅を狭くして、発光効率を上げるとともにレーザのしきい値および動作電流を低減させることができる半導体レーザおよびその製法に関する。

【0002】

【従来の技術】 従来の半導体レーザの製法として、たとえば以下の(1)～(6)の工程を備えたものが知られている。すなわち、図2に最終工程の図を示すように、(1) MBE (分子線エピタキシ) 装置の成長室内に導入された、Siドーパのn型GaAs基板1上に、n型のAl_{1-x}Ga_{1-x}As:Si (SiがドーパされたAl_{1-x}Ga_{1-x}Asを意味する。以下同じ) からなる第1の下部クラッド層3、Al_{1-x}Ga_{1-x}Asからなる活性層4、p型のAl_{1-x}Ga_{1-x}Asからなる第1の上部クラッド層5、n型のGaAsからなるストップ層7およびn型のAl_{1-x}Ga_{1-x}Asからなる保護層8を順に積層する第1の成長工程、(2) 前記積層されたGaAs基板を成長室から取り出し、前記ストップ層7まで達する深さのストライプを形成するエッチング工程、(3) 前記ストライプ溝が形成されたGaAs基板をMBE装置の成長室内に再び導入し、このGaAs基板を加熱してストップ層を選択的に蒸発させる蒸発工程、(4) 前記ストップ層を選択的に蒸発させたGaAs基板に第1の上部クラッド

層よりもキャリア濃度の高いp⁺型のAl_{1-x}Ga_{1-x}Asからなる第2の上部クラッド層10を設ける工程、(5) GaAs基板を所定時間加熱する工程、(6) 第2の上部クラッド層上にキャップ層11を設ける工程、からなるものである。

【0003】 かかる製法によれば、(5)の加熱工程において第2の上部クラッド層10中の高濃度のドーパントが第1の上部クラッド層5中に熱拡散し、これにより両上部クラッド層の高濃度領域の電氣的つながり領域が形成される。そして、発振開始電流I_{th}など他の特性を損なうことなく、順方向電圧V_fの低い半導体レーザをうるることができる。

【0004】

【発明が解決しようとする課題】 しかしながら、図2に示すように、前記加熱工程において、第2の上部クラッド層10中のBe、Mg、Znなどのドーパントが第1の上部クラッド層5の厚さに応じて横方向にも拡散してしまい、拡散領域Aはストライプ幅Bより広がり、実効的ストライプ幅Cがストライプ幅Bより大きくなるという現象がある。このため、作動時において電流が横方向に広がり、余分なところで発光作用が生じ、必要な範囲での発光効率が低下し、発光を強くするためには電流を増やさなければならないという問題がある。

【0005】 本発明は、叙上の事情に鑑み、電流の横方向の広がりを抑制して活性層における実効的ストライプ幅を狭くすることができる半導体レーザおよびその製法を提供することを目的とする。

【0006】

【課題を解決するための手段】 本発明の半導体レーザは、半導体基板上に第1導電型の下部クラッド層、活性層、第2導電型の第1の上部クラッド層および第1導電型の第2の上部クラッド層が設けられており、第2の上部クラッド層上にはストライプ溝が形成された第1導電型のストップ層が設けられており、該ストップ層上および前記ストライプ溝内には第2導電型の第3の上部クラッド層が設けられており、さらに第3の上部クラッド層上にはキャップ層が設けられてなることを特徴としている。

【0007】 また、本発明の半導体レーザの製法は、

(a) 半導体基板の表面に第1導電型の下部クラッド層、活性層、第2導電型の第1の上部クラッド層、第1導電型の第2の上部クラッド層、ストップ層が順次積層される第1の成長工程、(b) 前記積層された半導体基板の表面からエッチングされ、前記ストップ層にストライプ溝が形成される工程、(c) 前記ストライプ溝が形成されたストップ層により露出した第2の上部クラッド層および前記ストップ層上に第2導電型の第3の上部クラッド層が設けられる工程、(d) 第3の上部クラッド層が設けられた半導体基板を加熱して、第3の上部クラッド層中のドーパントが第1の上部クラッド層中へ熱拡散される工

3

程、および(e)第3の上部クラッド層上にキャップ層が設けられる工程からなることを特徴としている。

【0008】

【作用】本発明の半導体レーザにおいては、第2導電型の第1の上部クラッド層と第1導電型のストップ層とのあいだに第1導電型の第2の上部クラッド層が設けられている。このため、第2導電型で高濃度の第3の上部クラッド層中のドーパントの熱拡散による横方向の広がり、第2の上部クラッド層で中和されて抑制され、縦方向のみに第2導電型が連結され、ストップ層に形成されたストライプ溝の幅で電流領域が形成され、電流密度が向上し、発光効率が向上する。

【0009】

【実施例】つぎに、添付図面を参照しつつ本発明の半導体レーザおよびその製法を説明する。

【0010】図1は本発明の半導体レーザの一実施例の製造工程説明図である。まずMBE装置の成長室内にn型のGaAs基板1を導入し、ついで該基板1を550～720℃に加熱しつつ、基板1上にGaAsからなるバッファ層2、n型のAl_{1-x}Ga_{1-x}As:Si (x=0.3～0.8) からなる下部クラッド層3、Al_{1-y}Ga_{1-y}As:Si (y=0～0.25) からなる活性層4、p型のAl_{1-z}Ga_{1-z}As:Be (x=0.3～0.8) からなる第1の上部クラッド層5、n型のAl_{1-x}Ga_{1-x}As:Si (x=0.3～0.8、Si濃度:1×10¹⁶～4×10¹⁸cm⁻³) からなる第2の上部クラッド層6、n型のGaAsからなるストップ層7、Al_{1-z}Ga_{1-z}As (z=0.1～0.25) からなる酸化防止用の保護層8およびGaAsからなる酸化防止層9を順に積層する(図1のa工程参照)。

【0011】つぎに、前記積層されたGaAs基板1をMBE装置の成長室内より外部に取り出したのち、ストライプ溝12が形成されるべき部分以外の酸化防止層9をホトレジストで覆う。そして、H₂SO₄系のエッチング液を用いて、ストップ層7がわずかに(たとえば1000オングストローム程度)残るように、酸化防止層9、保護層8およびストップ層7をそれぞれエッチングしてストライプ溝12を形成する(図1のb工程参照)。

【0012】つぎに、ホトレジスト膜を除去したのち、再びGaAs基板をMBE装置の成長室内に導入し、As分子線を当てつつ、GaAs基板を710～790℃で約20分間加熱して、残されたストップ層7を蒸発させる。この際、GaAsとAlGaAsの蒸発温度が異なるため、ストップ層7は蒸発するが、第2の上部クラッド層6は蒸発せず、選択的にストップ層7のみを蒸発できる。これにより、第2の上部クラッド層6がストライプ溝の底部に露出する(図1のc工程参照)。

【0013】つぎに、GaAs基板1の表面上に第3の上部クラッド層10を成長させる(図1のd工程参照)。この第3の上部クラッド層10は、p型のAl_{1-x}Ga_{1-x}

4

As:Be (たとえばAl組成x=0.3～0.8) からなり、第1の上部クラッド層5よりもキャリア濃度が1桁高くされている。たとえば、第1の上部クラッド層5のキャリア濃度が3×10¹⁷cm⁻³ならば、第3の上部クラッド層のキャリア濃度は3×10¹⁸cm⁻³程度とされる。

【0014】第3の上部クラッド層10の成長が終了すれば、再びGaAs基板1の温度を700～760℃、好ましくは約730℃まで上昇させ、そのまま5～60分間保持し、電流領域を形成するため、第3の上部クラッド層10から高濃度のドーパントを第1の上部クラッド層5へ拡散させる(図1のe工程参照)。この間、第3の上部クラッド層10より第1の上部クラッド層5へドーパントが拡散して行き、第1の上部クラッド層界面部のキャリア濃度が高まるが、前述したとおり、第1の上部クラッド層5と第3の上部クラッド層10とのあいだにはn型の第2の上部クラッド層6が介在しているので、p型のドーパントは第2の上部クラッド層6では中和され、ドーパントの横方向への広がりが抑制される。一方、第2の上部クラッド層6のストライプ溝11の幅内では、ドーパントの量が多く、中和後p型になり、ストライプ溝の幅で活性層まで連結される。

【0015】最後に第3の上部クラッド層の上にp型のGaAsからなるキャップ層11を形成する(図1のf工程参照)。

【0016】前述の実施例のa工程で、ストップ層7を形成したのち、保護層8および酸化防止層9を形成する例で説明したが、保護層8はGaAsを選択的に蒸発させるため、酸化防止層9は半導体ウエハ取り出し後の表面酸化を防ぐため形成したもので、レーザとしての動作には必ずしも不可欠のものではない。また、バッファ層2も必ずしも不可欠のものではない。さらに、n型にするためのドーパント材料としてSiの例で説明したが、その他にSn、Geなどを使用することができ、またp型のドーパント材料としてはBe以外にもZn、Mnなどを使用することができる。さらにn型とp型はすべて逆にしても同様にレーザ装置を形成することができる(一方を第1導電型、他方を第2導電型とする) また、GaAs基板以外にGaP、InPなどの半導体基板を使用することができ、さらにAlGaAs系以外のAlGaInP、AlGaInAs、InGaAsPのような化合物半導体を使用したレーザ装置でも本発明を適用できることは言うまでもない。

【0017】本発明による半導体レーザは、図1のf工程に示す構造のもので、第2導電型の第1の上部クラッド層5と第3の上部クラッド層10とのあいだに第1導電型の第2の上部クラッド層6が形成されていることに特徴があり、この第1導電型の第2の上部クラッド層6によりドーパントの横方向への拡散を防止でき、電流領域の拡がりを防止できる。

【0018】

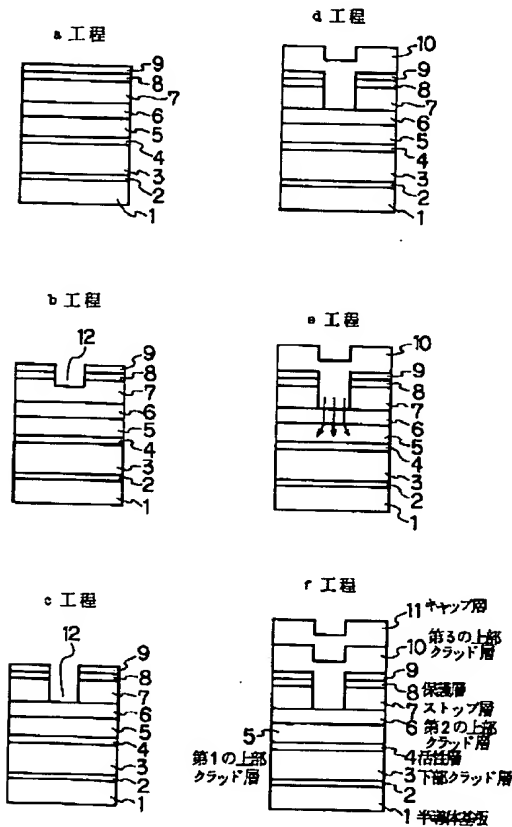
5

【発明の効果】以上説明したとおり、本発明によれば、第1の上部クラッド層上に第1の上部クラッド層の導電型と異なる導電型の第2の上部クラッド層を設けているので、キャリア濃度の高い第3の上部クラッド層を成長させたのちのアニール工程において前記第3の上部クラッド層中のドーパントが横方向に熱拡散するのが抑制される。その結果、活性層における実効的ストライプ幅をストライプ溝の幅と同程度に狭くすることができ、電流領域が拡がらず、レーザの発光効率を上げるとともに、しきい値および動作電流を低減させることができる。

【図面の簡単な説明】

【図1】本発明の半導体レーザの一実施例の製造工程説明図である。

【図1】



6

【図2】従来の半導体レーザの実効的ストライプ幅の拡がりを説明するための断面説明図である。

【符号の説明】

- 1 半導体基板
- 3 下部クラッド層
- 4 活性層
- 5 第1の上部クラッド層
- 6 第2の上部クラッド層
- 7 ストップ層
- 8 保護層
- 10 第3の上部クラッド層
- 11 キャップ層

【図2】

